

OpenCores I2C の DE0 用設計データの使い方

ファイル一覧

- ・ nios2e_sys.v トップ回路
- ・ clk_gen.v PLL 回路
- ・ avalon2wb.v WishBone バスブリッジ回路
- ・ nio2e.qsys Qsys 設定ファイル
- ・ avalon2wb_hw.tcl avalon2wb.v 組み込み用 TCL コマンド
- ・ nios2e_sys.qsf ピン配置指定
- ・ i2c_sw1.c i2c 制御用 C ソース

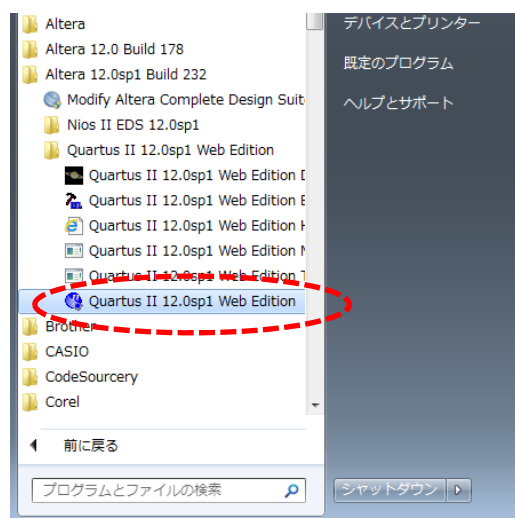
免責事項

本データの使用が原因として発生した損失や損害について、(有) ひまわり および 著作者は一切責任を負いません。著作者：横溝憲治 fpga@hmwr-lsi.co.jp

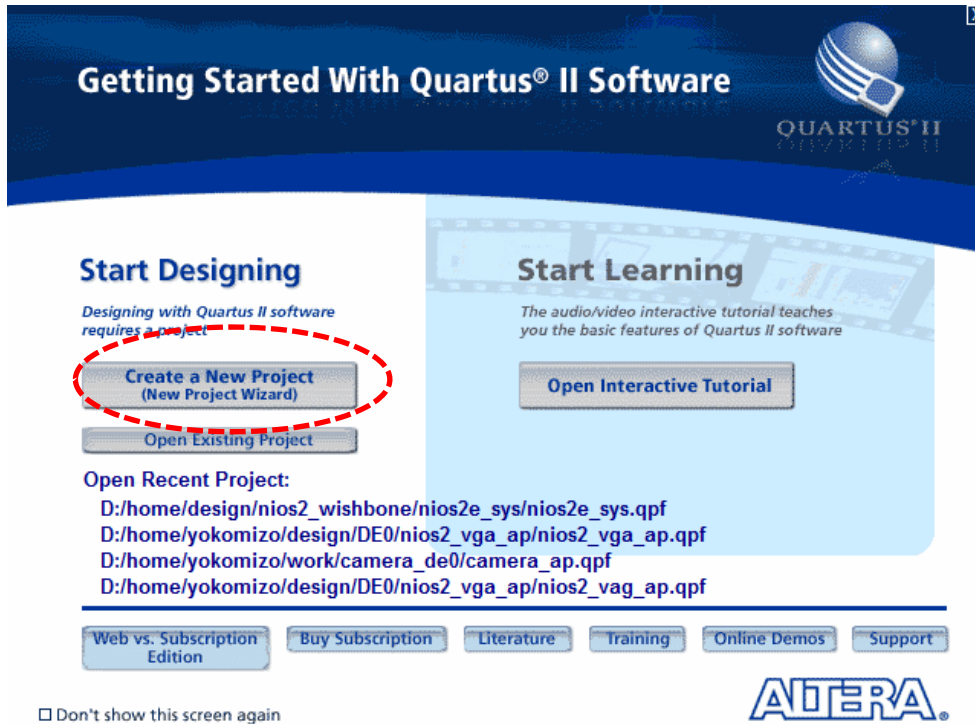
設計手順

- ・ 設計用フォルダとして i2c/nios2e_sys を作成する
- ・ 記事のダウンロードデータを解凍した i2c_de0_data の下にある Verilog-HDL ソースと QSF ファイルを i2c/nios2e_sys へコピーする
- ・ I²C のデータを OpenCores のサイト (<http://opencores.org/project,i2c>) からダウンロード
- ・ ダウンロードした i2c_latest.tar.gz を解凍する
- ・ 解凍データの i2c/trunk/rtl/verilog の下にある Verilog-HDL ソースを i2c/ nios2e_sys へコピー
- ・ PWM のデータを OpenCores のサイト (<http://opencores.org/project,pwm>) からダウンロード
- ・ ダウンロードした pwm_latest.tar.gz を解凍する
- ・ 解凍データの pwm/trunk/RTL の下にある Verilog-HDL ソースを i2c/ nios2e_sys へコピー
- ・ Quartus II を起動します。

スタートメニューから「Altera 12.0sp1 Build 232」→「Quartus II 12.0sp1 Web Edition」→「Quartus II 12.0sp1 Web Edition」を起動する。

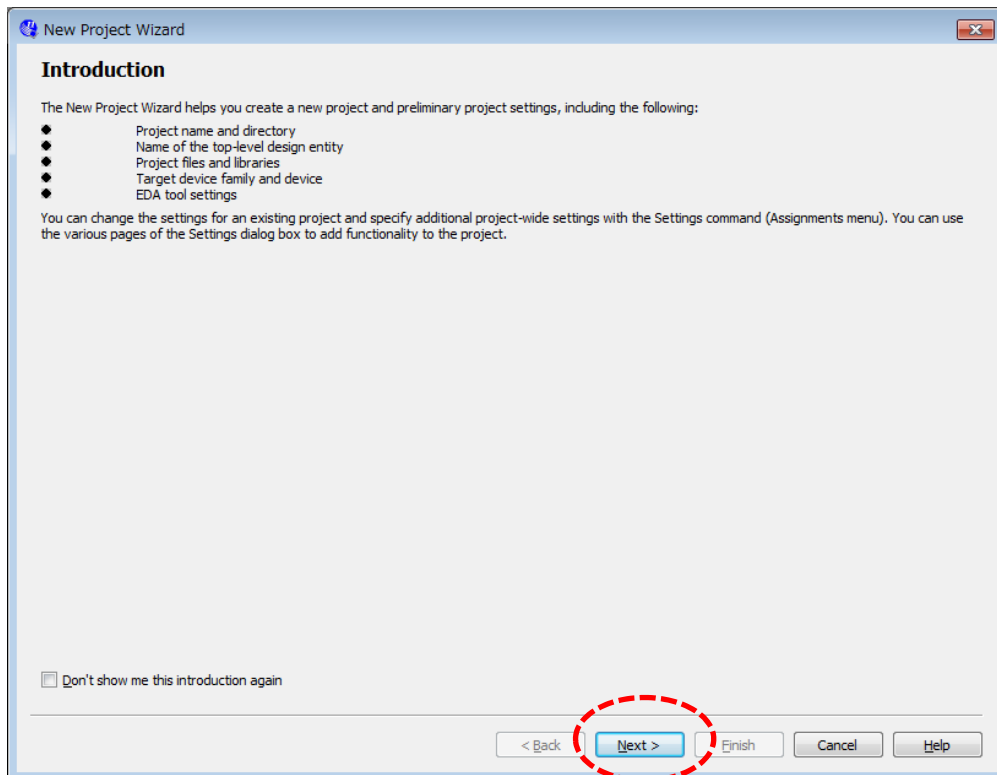


- ・ 新規設計プロジェクト作成する

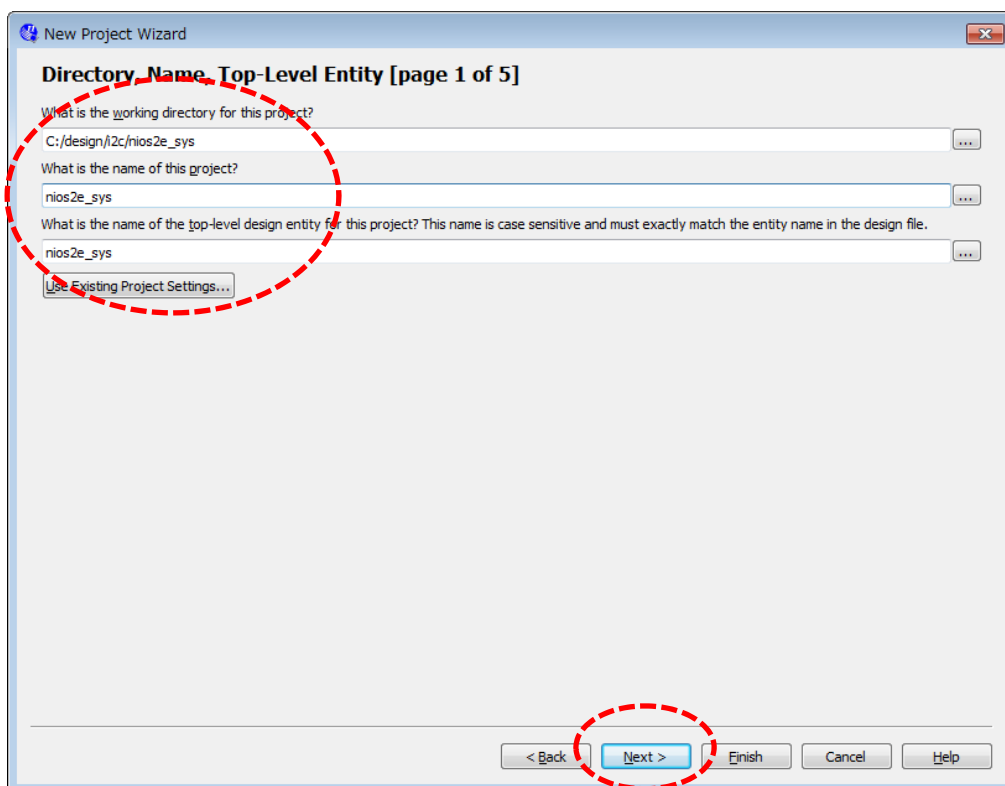


Create a New Project をクリック





NEXT をクリック



設計フォルダ : [任意]/i2c/nio2e_sys、プロジェクト名 : nios2e_sys を指定



New Project Wizard

Add Files [page 2 of 5]

Select the design files you want to include in the project. Click Add All to add all design files in the project directory to the project.
Note: you can always add design files to the project later.

File name:

File Name	Type	Library	Design Entry/Synthesis Tool	HDL Version
times...	Veril...			
PWM.v	Veril...			
nios2...	Veril...			
nios2...	Qsy...			
minu...	Veril...			
i2c...	Veril...			
i2c...	Veril...			
i2c...	Veril...			
i2c...	Veril...			
down...	Veril...			
down...	Veril...			
clk_g...	Veril...			
avalo...	Veril...			

Specify the path names of any non-default libraries.

< Back **Next >** Finish Cancel Help

設計データの追加



New Project Wizard

Family & Device Settings [page 3 of 5]

Select the family and device you want to target for compilation.

Device family
Family: **Cyclone III**
Devices: **All**

Target device
☐ Auto device selected by the Fitter
☒ Specific device selected in 'Available devices' list
☐ Other: n/a

Show in 'Available devices' list
 Package: **Any**
 Pin count: **Any**
 Speed grade: **Any**
 Name filter:
☒ Show advanced devices ☐ HardCopy compatible only

Available devices:

Name	Core Voltage	LEs	User I/Os	Memory Bits	Embedded multiplier 9-bit elements	PLL	31 C
EP3C16E144I7	1.2V	15408	85	516096	112	4	20
EP3C16F256C6	1.2V	15408	169	516096	112	4	20
EP3C16F256C7	1.2V	15408	169	516096	112	4	20
EP3C16F256C8	1.2V	15408	169	516096	112	4	20
EP3C16F256I7	1.2V	15408	169	516096	112	4	20
EP3C16F484C6	1.2V	15408	347	516096	112	4	20
EP3C16F484C7	1.2V	15408	347	516096	112	4	20

Companion device
 HardCopy:
☐ Limit DSP & RAM to HardCopy device resources

< Back **Next >** Finish Cancel Help

デバイスの指定、DE0 に合わせる



New Project Wizard

EDA Tool Settings [page 4 of 5]

Specify the other EDA tools used with the Quartus II software to develop your project.

EDA tools:

Tool Type	Tool Name	Format(s)	Run Tool Automatically
Design Entry/Synthesis	<None>	<None>	<input type="checkbox"/> Run this tool automatically to synthesize the current design
Simulation	<None>	<None>	<input type="checkbox"/> Run gate-level simulation automatically after compilation
Formal Verification	<None>		
Board-Level	Timing	<None>	
	Symbol	<None>	
	Signal Integrity	<None>	
	Boundary Scan	<None>	

< Back **Next >** Finish Cancel Help



New Project Wizard

Summary [page 5 of 5]

When you click Finish, the project will be created with the following settings:

Project directory: C:\design\2c\nios2e_sys

Project name: nios2e_sys

Top-level design entity: nios2e_sys

Number of files added: 13

Number of user libraries added: 0

Device assignments:

- Family name: Cyclone III
- Device: EP3C16F484C6

EDA tools:

- Design entry/synthesis: <None> (<None>)
- Simulation: <None> (<None>)
- Timing analysis: 0

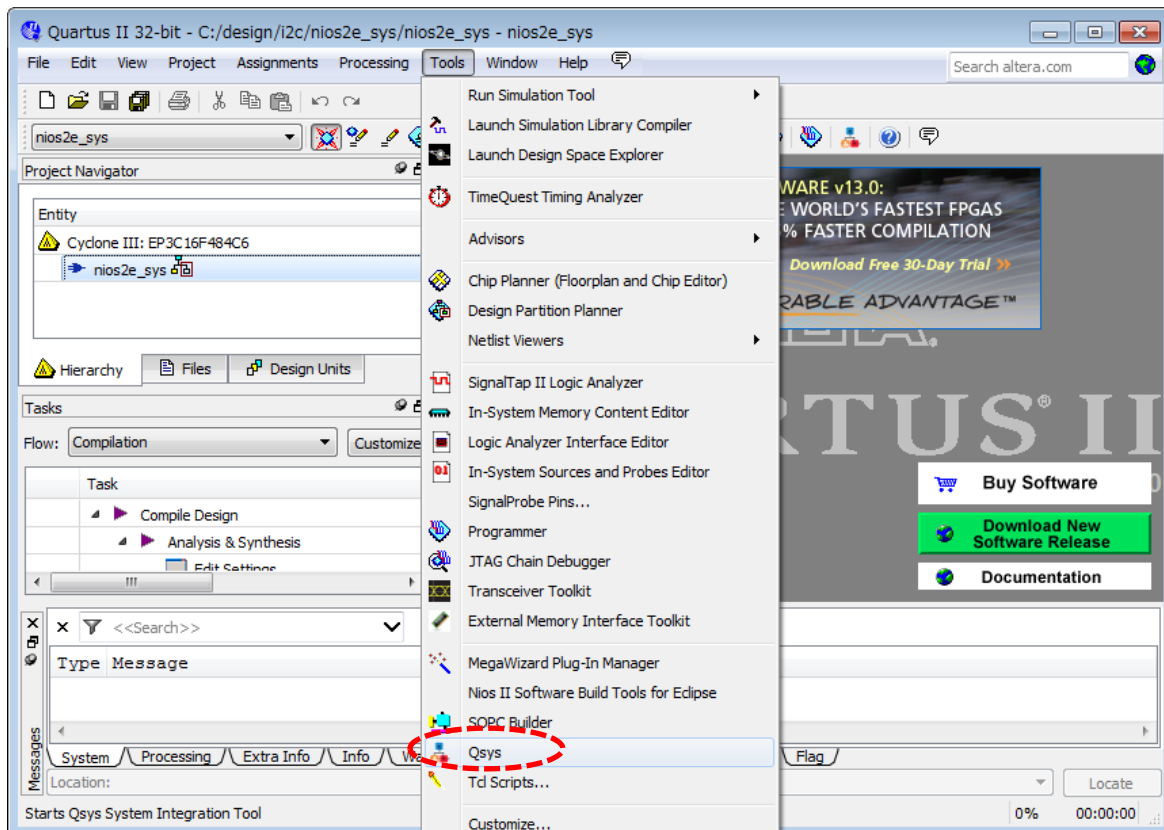
Operating conditions:

- VCCINT voltage: 1.2V
- Junction temperature range: 0-85 °C

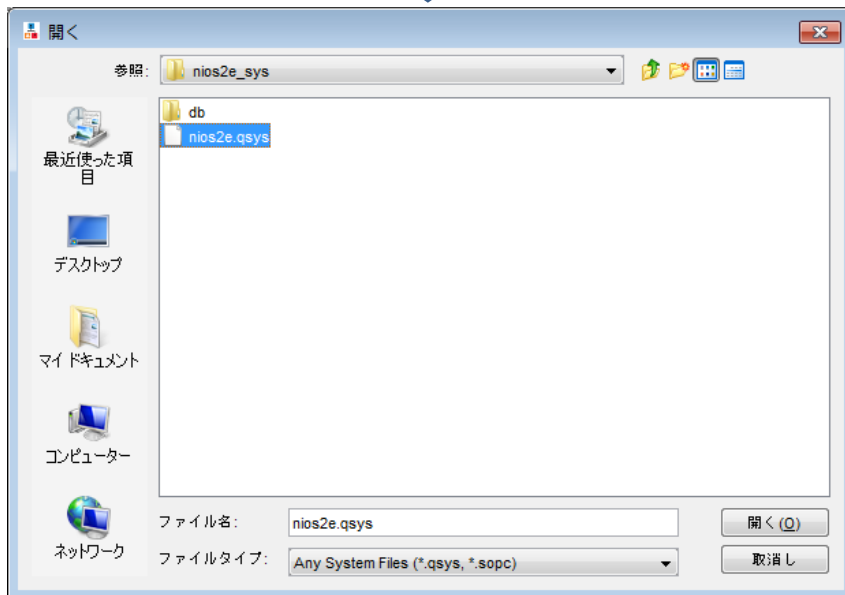
< Back Next > **Finish** Cancel Help

Finish をクリックでプロジェクトが作成される



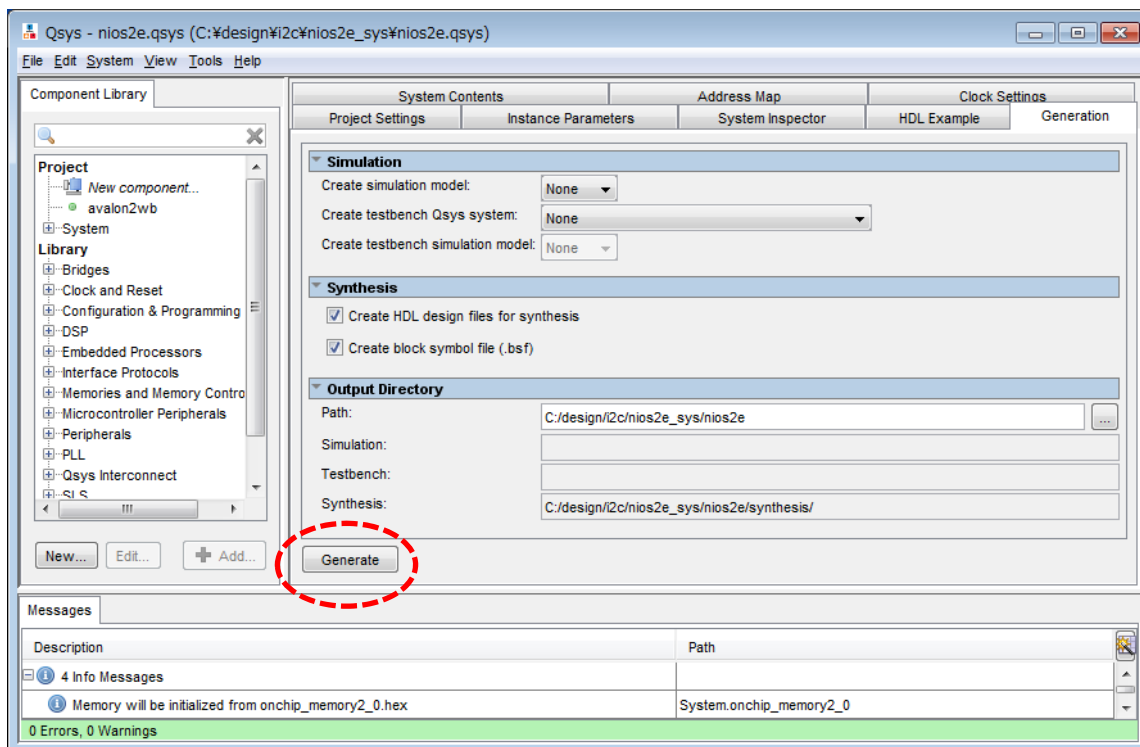


Qsys を起動、Tools→Qsys 選択

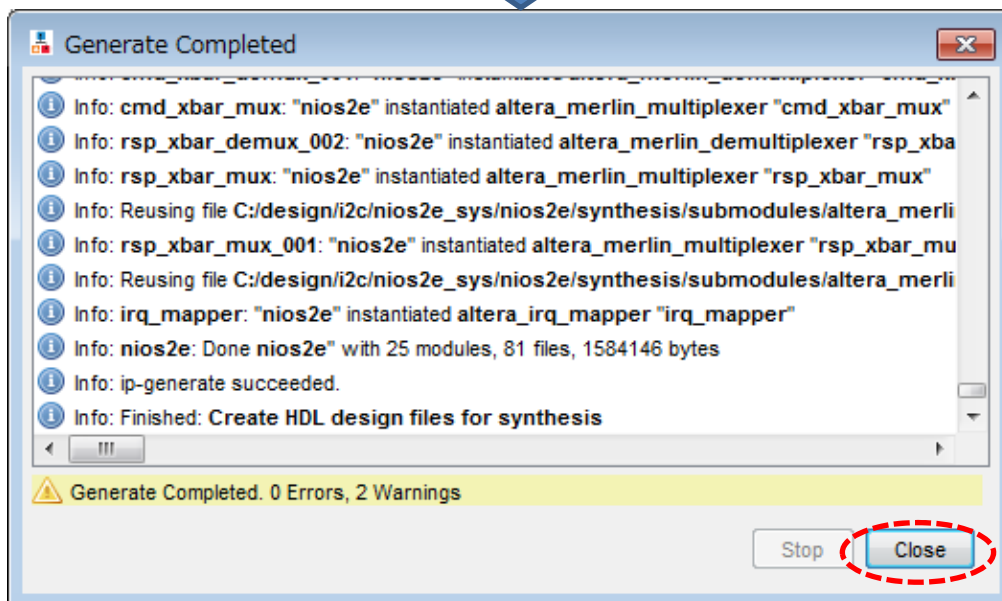


nios2e.qsys を指定



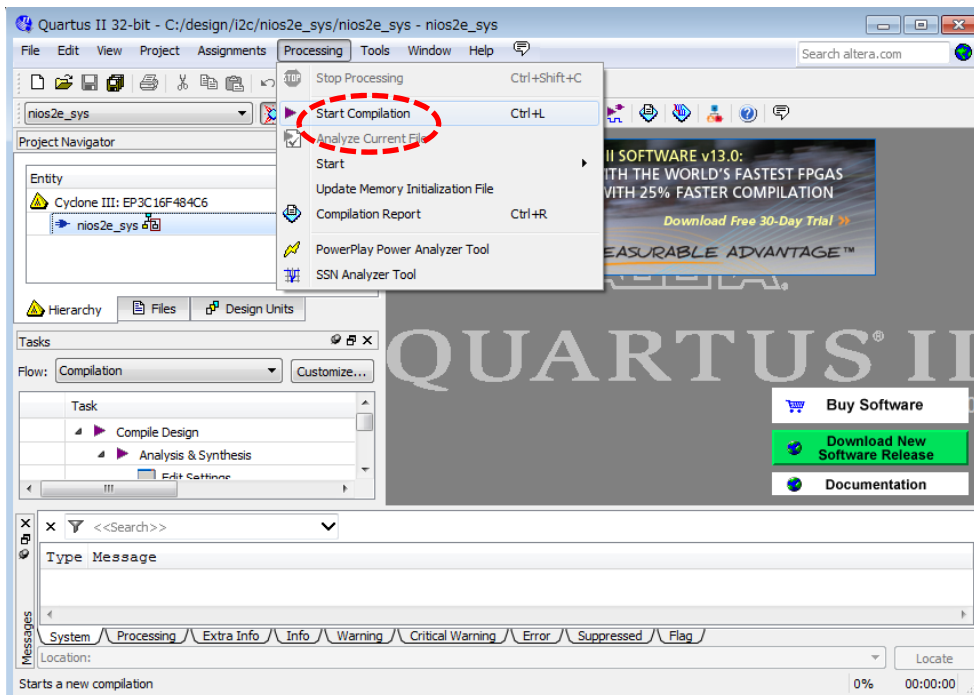


Nios II を作成



Nios II 作成完了



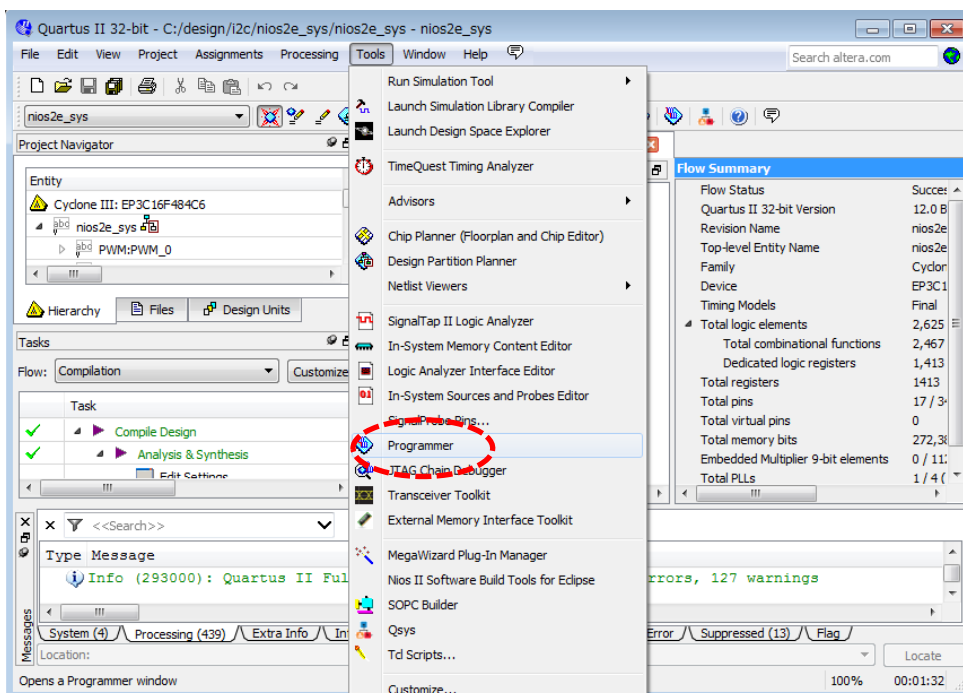


コンパイルを実施、Processing→Start Compilation



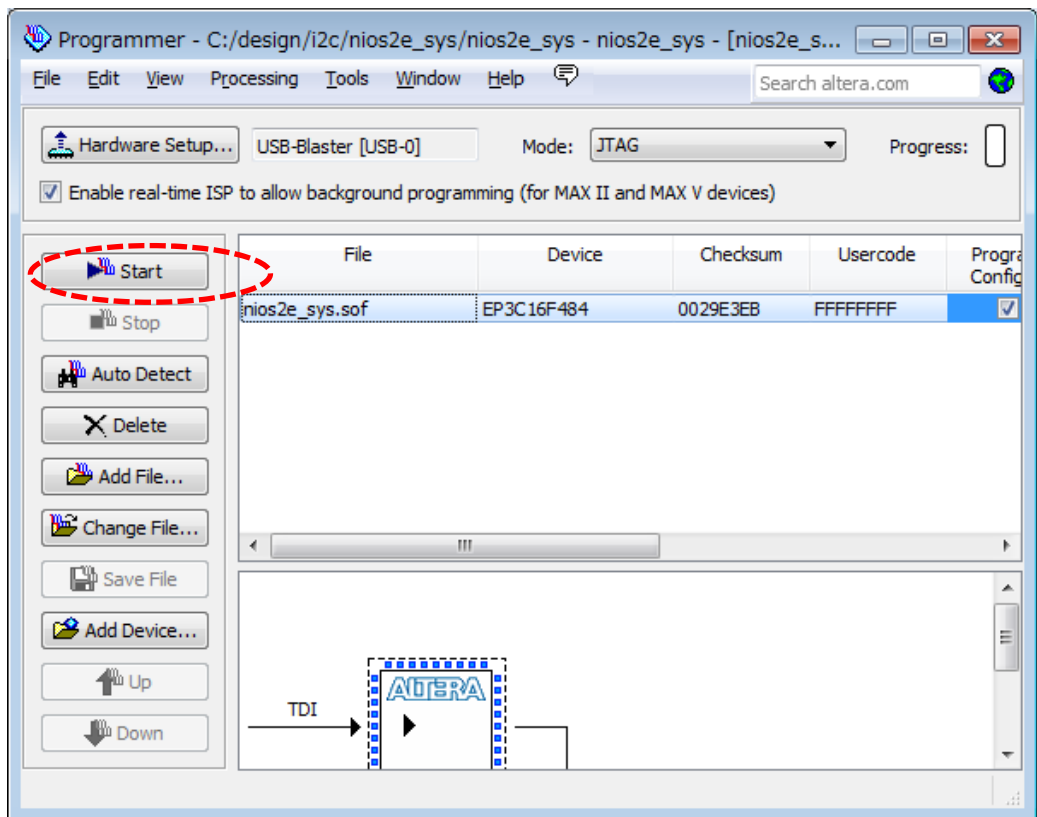
DE0 と I²C デバイスを FPGA マガジンの記事を参考に接続する。SCL は J5 端子 40PIN (V7)、SDA は J5 端子 38PIN (U8) に接続する。

DE0 と PC を USB で接続、DE0 の UART と PC の USB を UART-USB 変換器で接続、PC でターミナルソフトを立ち上げ、UART-USB 変換器に割り当てられたポート番号へ 115200bps で接続する。



プログラムの起動、Tools→Programmer 選択





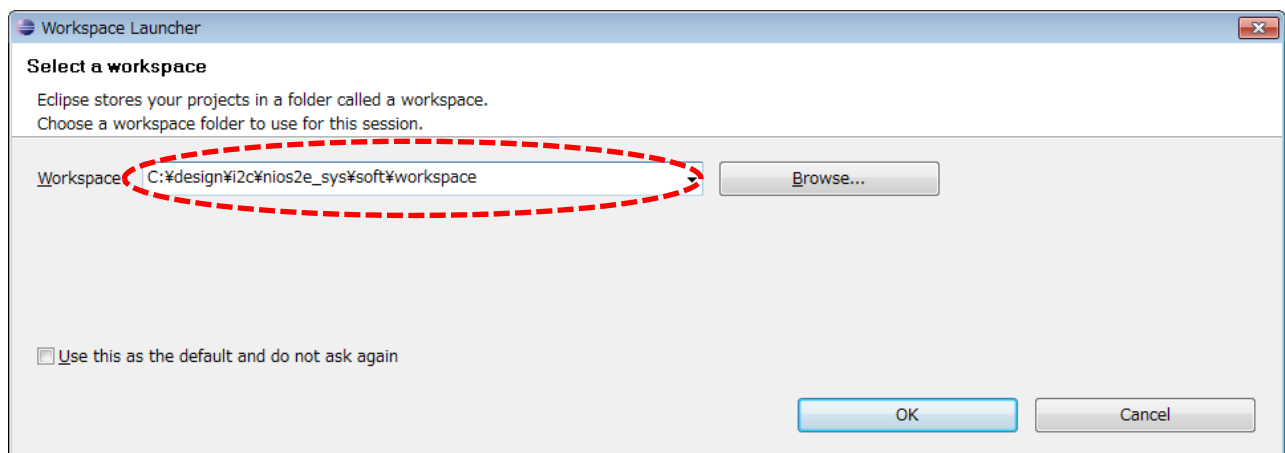
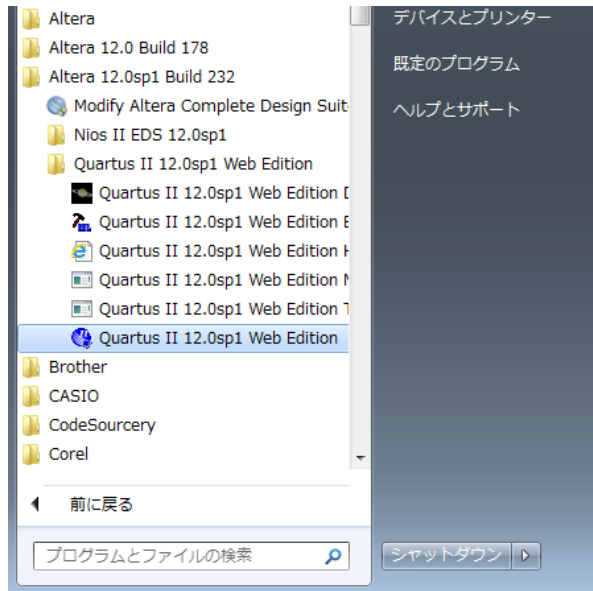
FPGA に回路データ書き込み



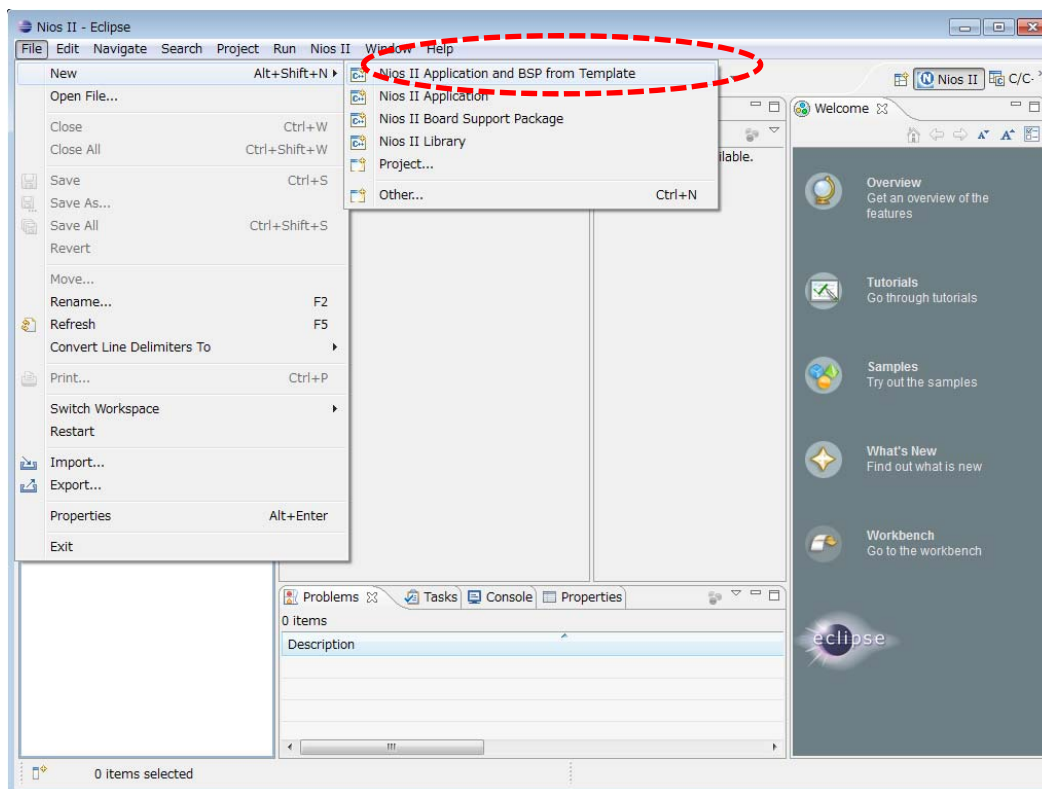
・次に Nios II EDS (Nios II Software Build Tools) でソフトウェアを作ります。

スタートメニューから「Altera 12.0sp1 Build 232」→「Nios II EDS 12.0sp1」→「Nios II 12.0sp1 Software Build Tools for Eclipse」を管理者として実行してください。

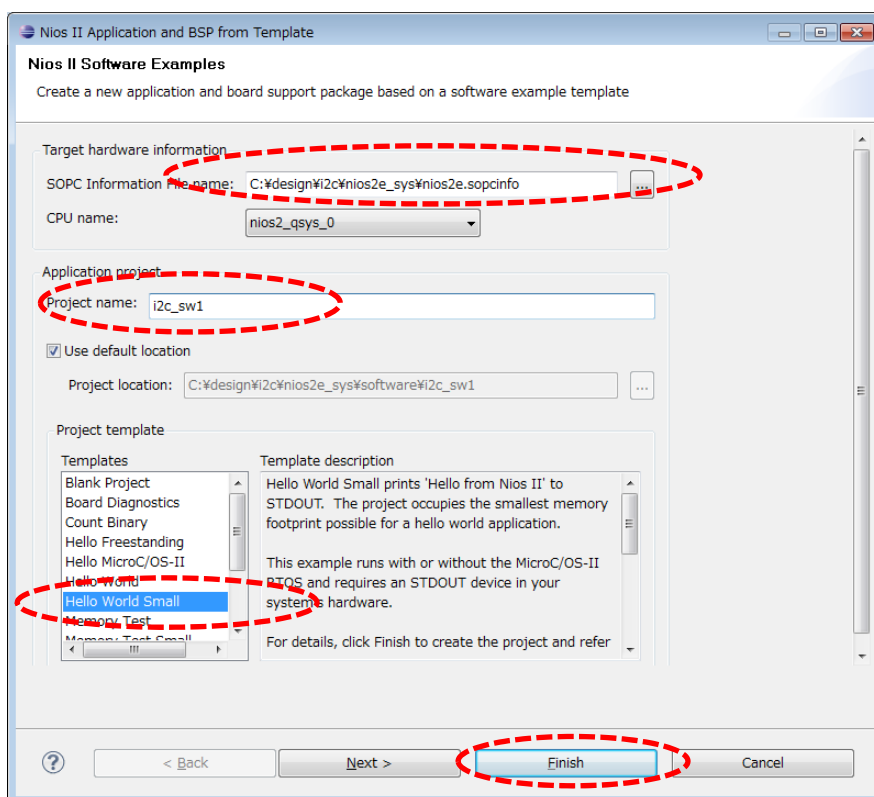
管理者として実行しないとソフトウェアプロジェクトを作成でエラーになる場合があります。



EDS が起動するとワークスペースを指定が要求されます。設計フォルダ/soft/workspace を設定



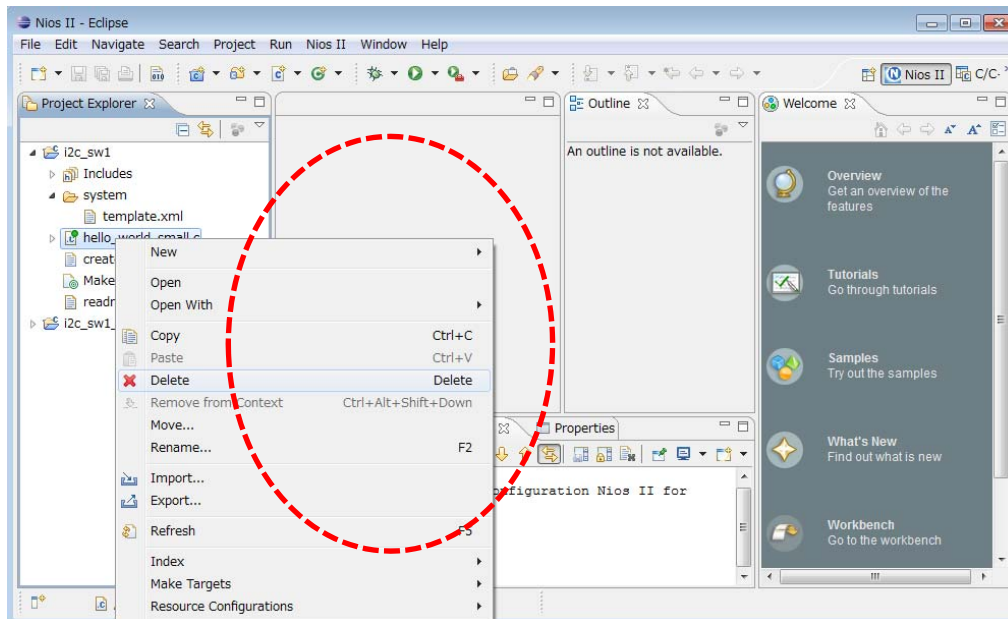
新規のソフトウェアプロジェクト作成、File→New→NiosII Application and BSP from Template



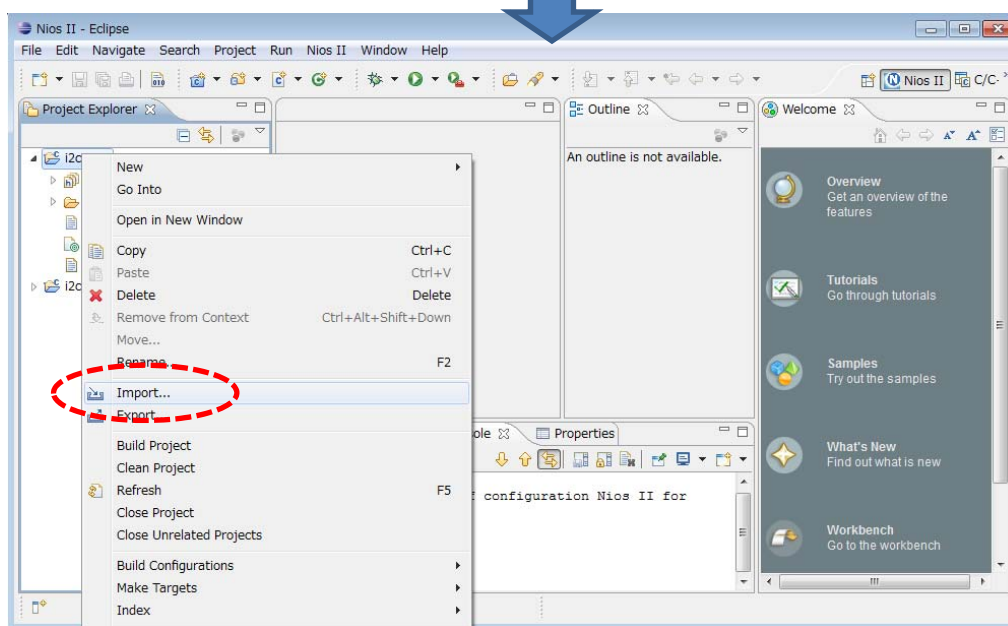
sopc ファイル、プロジェクト名指定

Finish をクリックでソフトウェアプロジェクトが作成される

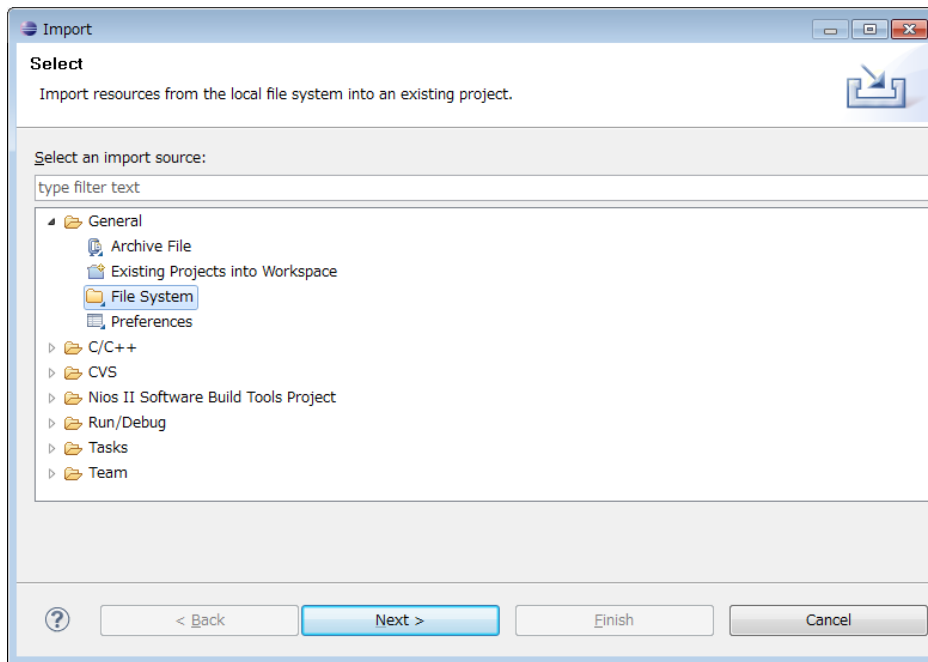




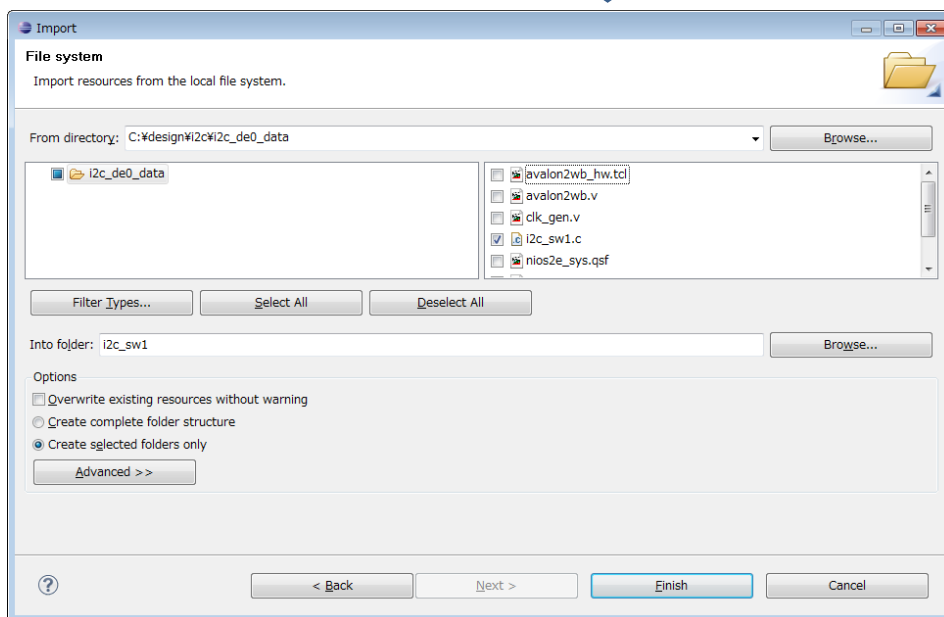
i2c_sw1 にある Hello_world_small.c の上でマウスの右ボタンを押して Delete を選択して、削除



i2c_sw1 の上でマウスの右ボタンを押して Import を選択

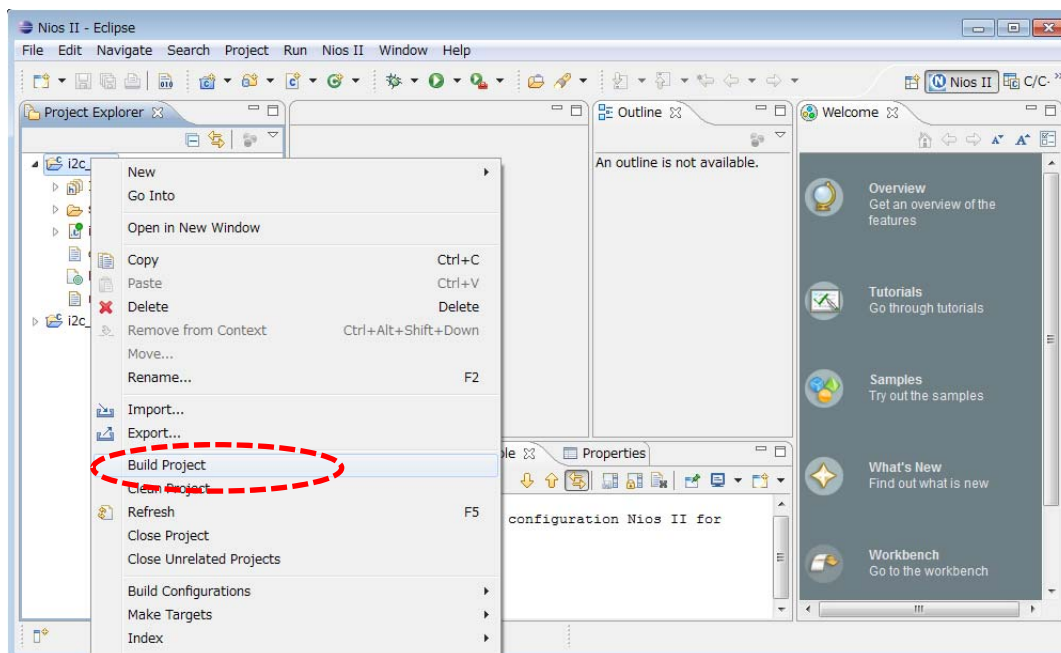


General→File System 選択

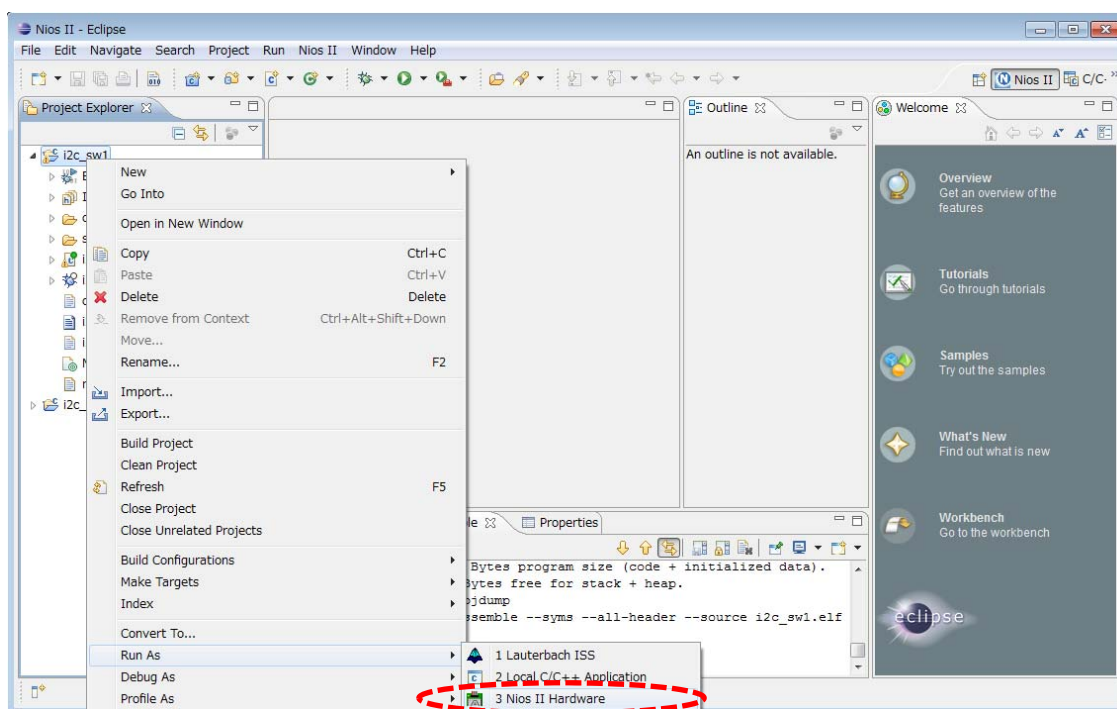


解凍データの i2c_sw1.c を選択



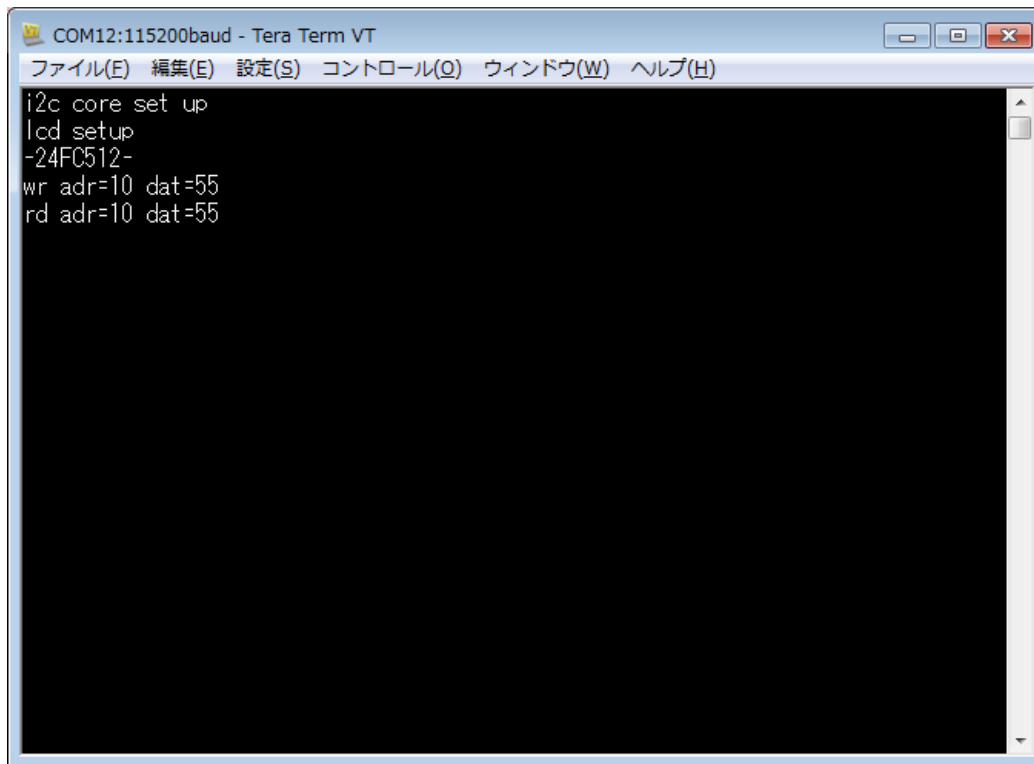


ビルドを実行



DE0 でソフトウェア実行、i2c_sw1 上でマウス右ボタンを押す→Run As → NiosII Hardware
ソフトウェアの実行ファイルが書き込まれると DE0 が起動する。





```
COM12:115200baud - Tera Term VT
ファイル(E) 編集(E) 設定(S) コントロール(O) ウィンドウ(W) ヘルプ(H)
i2c core set up
lcd setup
-24FC512-
wr adr=10 dat=55
rd adr=10 dat=55
```

DE0 の動作を確認する。ターミナルソフトに上のメッセージが表示されて、LCD モジュールに温度が表示されていれば動作 OK です。